

(12)特許協力条約に基づいて公開された国際出願

(19)世界知的所有権機関
国際事務局(43)国際公開日
2003年12月24日 (24.12.2003)

PCT

(10)国際公開番号
WO 03/107431 A1(51)国際特許分類⁷:
29/872, 21/338, 29/812, 29/778

H01L 29/47,

(71)出願人(米国を除く全ての指定国について): 日本電気
株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001
東京都港区芝五丁目7番1号 Tokyo (JP).

(21)国際出願番号:

PCT/JP03/07676

(22)国際出願日:

2003年6月17日 (17.06.2003)

(25)国際出願の言語:

日本語

(72)発明者; および

(26)国際公開の言語:

日本語

(75)発明者/出願人(米国についてのみ): 安藤 裕二
(ANDO,Yuji) [JP/JP]; 〒108-8001 東京都港区芝五
丁目7番1号 日本電気株式会社内 Tokyo (JP). 宮
本 広信 (MIYAMOTO,Hironobu) [JP/JP]; 〒108-8001
東京都港区芝五丁目7番1号 日本電気株式会
社内 Tokyo (JP). 岡本 康宏 (OKAMOTO,Yasuhiro)
[JP/JP]; 〒108-8001 東京都港区芝五丁目7番1号
日本電気株式会社内 Tokyo (JP). 笠原 健資 (KASA-
HARA,Kensuke) [JP/JP]; 〒108-8001 東京都港区芝

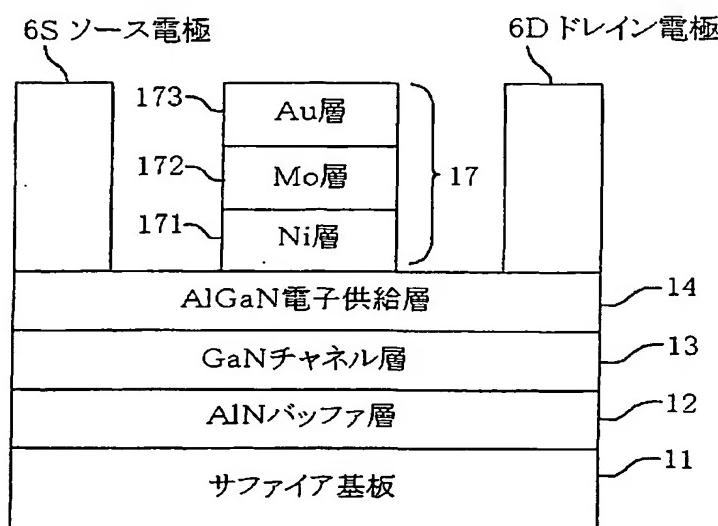
(30)優先権データ:

特願2002-175243 2002年6月17日 (17.06.2002) JP

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE HAVING SCHOTTKY JUNCTION ELECTRODE

(54)発明の名称: ショットキー接合電極を有する半導体装置



6S...SOURCE ELECTRODE

6D...DRAIN ELECTRODE

173...Au LAYER

172...Mo LAYER

171...Ni LAYER

14...AlGaN ELECTRON SUPPLY LAYER

13...GaN CHANNEL LAYER

12...AIN BUFFER LAYER

11...SAPPHIRE SUBSTRATE

(57) Abstract: A GaN semiconductor device improved in the heat resistance of a Schottky junction electrode and excellent in power performance and reliability. A semiconductor device having a Schottky gate electrode (17) in contact with an AlGaN electron supply layer (14), wherein the gate electrode (17) has a laminate structure consisting of a first metal layer (171) formed of any one of Ni, Pt, Pd, a second metal layer (172) formed of any one of Mo, Pt, W, Ti, Ta, MoSi, PtSi, WSi, TiSi, TaSi, MoN, WN, TiN, TaN, and a third metal layer formed of any one of Au, Cu, Al, Pt. The second metal layer, consisting of a material having a high melting point, acts as a barrier against the mutual diffusion between a first-metal-layer metal and a third-metal-layer metal to restrict gate characteristics deterioration due to a high-temperature operation. The first-metal-layer metal in contact with the AlGaN electron supply layer (14) has a large work function to thereby provide a high Schottky barrier and hence a good Schottky contact.

(57) 要約: ショットキー接合電極の耐熱性を改善し、パワー性能、信頼性に優れたGaN系半導体装置を提供する。AlGaN電子供給層14に接触したショットキーパーのゲート電極17を有する半導体装置において、ゲート電極17をNi、Pt、Pdの何れかにより形成された第1金属層171、Mo、Pt、W、Ti、Ta、MoSi、PtSi、WSi、TiSi、TaSi、MoN、WN、TiN、TaNの何れかにより形成された第2金属層172、Au、Cu、Al、Ptの何れ

MoN、WN、TiN、TaNの何れかにより形成された第2金属層172、Au、Cu、Al、Ptの何れ

[続葉有]

WO 03/107431 A1



五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 中
山 達峰 (NAKAYAMA,Tatsuo) [JP/JP]; 〒108-8001 東
京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内
Tokyo (JP). 勾原 正明 (KUZUHARA,Masaaki) [JP/JP];
〒108-8001 東京都 港区 芝五丁目 7 番 1 号 日本電気
株式会社内 Tokyo (JP).

(74) 代理人: 浜田 治雄 (HAMADA,Haruo); 〒107-0062 東
京都 港区 南青山 3 丁目 4 番 12 号 知恵の館 Tokyo
(JP).

(81) 指定国 (国内): CN, US.

添付公開書類:
— 國際調査報告書

2 文字コード及び他の略語については、定期発行される
各 PCT ガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

かにより形成された第 3 金属層の積層構造とする。第 2 金属層の材料は高融点であるため第 1 金属層金属と第 3 金
属層金属の相互拡散に対するバリヤとして働き、高温動作によるゲート特性劣化が抑制される。AIGaN 電子供
給層 14 と接する第 1 金属層金属は仕事関数が大きいためショットキー障壁が高く良好なショットキー接触が得ら
れる。

明細書

ショットキー接合電極を有する半導体装置

技術分野

本発明は、GaNを主材料として含む、マイクロ波帯で使用される高出力半導体装置に関し、特に、耐熱性、パワー性能に優れた半導体装置に用いるショットキー接合電極に関するものである。

本発明に関する現時点での技術水準をより十分に説明する目的で、本願で引用され或いは特定される特許、特許出願、特許公報、科学論文等の全てを、ここに、参照することでそれらの全ての説明を取り入れる。

背景技術

図1は、従来のショットキー接合電極を有する半導体装置の部分縦断面図である。この半導体装置は、例えば、ミシュラ (U. K. Mishra) らにより、文献アイ・イー・イー・トランザクションズ・オン・マイクロウェーブ・セオリー・アンド・テクニクス (IEEE Trans. Microwave Theory Tech.)、第46巻、第6号、756頁、1998年に報告されている。

図1に示すように、半導体装置は、ヘテロ接合電界効果トランジスタであり、サファイア基板上に形成された複数の窒化物系化合物半導体層の多層構造をしている。具体的には、サファイア基板61上に、窒化アルミニウム (AlN) からなるバッファ層62、窒化ガリウム (GaN) チャネル層63、窒化アルミニウム・ガリウム (AlGaN) 電子供給層64が順次形成されて、該サファイア基板61上に窒化物系化合物半導体の積層体を構成している。

そして、AlGaN電子供給層64に接してソース電極6S及びドレイン電極6Dが形成され、これらソース電極6S及びドレイン電極6DはAlGaN電子供給層64とのオーム性接触がとられている。さらに、ソース電極6S及

びドレイン電極 6 D とは離間し、且つ、AlGaN電子供給層 6 4 に接するようゲート電極 6 7 が形成され、ゲート電極 6 7 は AlGaN電子供給層 6 4 とのショットキー性接触がとられている。すなわち、ゲート電極 6 7 は、ショットキーゲート電極である。ここでゲート電極 6 7 は、AlGaN電子供給層 6 4 に接するNi層 6 7 1 と、該Ni層 6 7 1 に接するAu層 6 7 2 との2層積層構造からなる。

GaN、AlGaN等のGaN系半導体のショットキー界面においては、フェルミレベルのピニングの影響が小さいため、障壁高さ (ϕB) が金属の仕事関数 (Wm) と半導体の電子親和力 (χs) の差で決定される。

$$\phi B = Wm - \chi s \quad \cdots \cdots (1)$$

このため、従来技術による半導体装置のショットキー接合電極 6 7 は、AlGaN層 6 4 に接し、且つ、仕事関数が大きい金属、例えば、Ni、Pt、Pd 等からなる金属層 6 7 1 で構成していた。また、Au層 6 7 2 は、電極の抵抗を低減するためにこの金属層 6 7 1 上に形成される。

Ni、Pt、Pd でショットキー接合電極 6 7 を構成すると、高いショットキー障壁が得られる反面、例えば、Ni は転移点が約 353°C と低いなど、熱的に不安定であるという問題がある。GaNを主たる材料とする半導体装置では、高電流密度 (~1 A/mm) 及び高耐圧 (~100 V) が得られるため、高電力密度 (1 ~ 10 W/mm) での動作が可能になる。そのような動作状態では、自己発熱に伴いゲート電極近傍の温度が 400°C 以上まで上昇するため、GaN系半導体とのショットキー性接触をとる Ni、Pt、Pd の熱拡散および、Ni、Pt、Pd と金属層 6 7 2 を構成する Au との間の合金化反応が顕著であった。

このことを確認するために、図 1 に示す従来の半導体装置に対し、500°C の温度で 15 分間熱処理を施した。図 2 は、図 1 に示す半導体装置の熱処理前及び熱処理後に測定した逆方向ゲート電流 - 電圧特性を示す図である。図 2 では、縦軸にゲート電流 (A/mm) を示し、横軸にゲート - ドレイン電圧 (V) を示す。図 2 によると、図 1 に示す従来の半導体装置では熱処理によりゲート

ードレイン電圧に対する逆方向ゲート電流が1桁程度上昇することが確認された。

さらに、オージェ分光分析を用いて、図1に示す従来の半導体装置の熱処理前及び熱処理後における構成元素の深さ方向分布を調べた。図3は、図1に示す従来の半導体装置の熱処理前のオージェ・プロファイルを示す図である。図4は、図1に示す従来の半導体装置の熱処理後のオージェ・プロファイルを示す図である。図3及び図4では、縦軸にオージェ強度(a.u.)を示し、横軸にスパッタ時間(分)を示す。図3と図4とを比較することで、図1に示す従来の半導体装置では500°Cの熱処理によりNiとAuの相互拡散が生じることが確認された。従って、図2に示すように熱処理により逆方向ゲート電流が増加したのは、図3と図4とに示すようにNiとAuの相互拡散が生じ、これによりNiとAuの合金化が促進され、NiAu合金の仕事関数がNiの仕事関数より小さいためにAlGaN電子供給層64との界面のショットキー障壁が低下したものと考えられる。また、高温ではショットキー接合電極671を構成するNiのAlGaN電子供給層64への熱拡散が生じ、深い準位が形成されて、素子特性が不安定になるという問題があった。

発明の開示

本発明は、上述した従来技術の問題点に鑑みてなされたものである。従って、本発明の目的は、ショットキー接合電極の耐熱性を向上させ、電力性能、信頼性に優れたGaNを主材料とする半導体装置を提供することにある。

本発明の第一の側面は、 Ga_vAl_{1-v} (但し、 $0 \leq v \leq 1$) をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合金属層とを含む半導体装置であつて、前記ショットキー接合金属層は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層と、該第2金属層に接触する第3金属層とを含む積層構造からなり、前記第2金属層は、前記第1金属層及び前記第3金属層より融点が高い金属材料からなり、前記第3金属層は、前記第1金属層及

び前記第2金属層より抵抗率が低い金属材料からなる半導体装置である。

前記第1金属層は、Ni、Pt、Pd、 Ni_zSi_{1-z} 、 Pt_zSi_{1-z} 、 Pd_zSi_{1-z} 、 Ni_zN_{1-z} 、 Pd_zN_{1-z} （但し、 $0 < z < 1$ ）よりなる群から選択されたいずれかの金属材料で構成してもよく、前記第2金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} （但し、 $0 < x < 1$ ）よりなる群から選択されたいずれかの金属材料で構成してもよい。更に、前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料で構成してもよい。

好ましくは、前記第1金属層は、 $Ni_{z_1}Si_{1-z_1}$ （但し、 $0.4 \leq z_1 \leq 0.75$ ）、 $Pt_{z_2}Si_{1-z_2}$ （但し、 $0.5 \leq z_2 \leq 0.75$ ）、 $Pd_{z_3}Si_{1-z_3}$ （但し、 $0.5 \leq z_3 \leq 0.85$ ）、 $Ni_{z_4}N_{1-z_4}$ （但し、 $0.5 \leq z_4 \leq 0.85$ ）、 $Pd_{z_5}N_{1-z_5}$ （但し、 $0.5 \leq z_5 \leq 0.85$ ）よりなる群から選択されたいずれかの金属材料で構成してもよく、前記第2金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} （但し、 $0 < x < 1$ ）よりなる群から選択されたいずれかの金属材料で構成してもよい。更に、前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料で構成してもよい。

前記第1金属層は、前記第2金属層より仕事関数が大きい金属材料から構成し得る。更に、前記第1金属層は、前記第2金属層に加え前記第3金属層より仕事関数が大きい金属材料から構成し得る。

前記第2金属層の融点は、好ましくは1000°C以上、より好ましくは1500°C以上である。

前記半導体層は、基板上に形成された複数の化合物半導体層からなる多層構造上に形成されてもよい。

前記基板は、サファイア基板、SiC基板、GaN基板よりなる群から選択されたいずれかの基板から構成し得る。

前記半導体層は、 $Al_uGa_{1-u}N$ 層（但し、 $0 \leq u \leq 1$ ）で構成し得る。

前記半導体層は、GaN系化合物半導体チャネル層上に形成されたGaN系化合物半導体電子供給層で構成し得る。

前記GaN系化合物半導体チャネル層はGaN及びInGaNよりなる群から選択される化合物半導体で構成し、前記GaN系化合物半導体電子供給層はAlGaNで構成し得る。

前記半導体層は、GaN系化合物半導体電子供給層上に形成されたGaN系化合物半導体チャネル層で構成し得る。

前記GaN系化合物半導体チャネル層はGaN及びInGaNよりなる群から選択される化合物半導体で構成し、前記GaN系化合物半導体電子供給層はAlGaNで構成し得る。

前記半導体層は、n型GaNチャネル層で構成し得る。

本発明の第二の側面は、 Ga_vAl_{1-v} （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合金属層とを含む半導体装置であつて、前記ショットキー接合金属層は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、前記第1金属層は、前記第2金属層より融点が高い金属材料からなり、前記第2金属層は、前記第1金属層より抵抗率が低い金属材料からなる半導体装置である。

前記第1金属層は、 Ni_ySi_{1-y} 、 Pt_ySi_{1-y} 、 Pd_ySi_{1-y} 、 Ni_yN_{1-y} 、 Pd_yN_{1-y} （但し、 $0 < y < 1$ ）よりなる群から選択されたいずれかの金属材料で構成し得る。更に、前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料で構成し得る。

より好ましくは、前記第1金属層は、 $Ni_{y1}Si_{1-y1}$ （但し、 $0.4 \leq y_1 \leq 0.75$ ）、 $Pt_{y2}Si_{1-y2}$ （但し、 $0.5 \leq y_2 \leq 0.5$ ）、 $Pd_{y3}Si_{1-y3}$ （但し、 $0.5 \leq y_3 \leq 0.85$ ）、 $Ni_{y4}N_{1-y}$

4 (但し、 $0.5 \leq y \leq 0.85$) 、 $Pd_{y}N_{1-y}$ (但し、 $0.5 \leq y \leq 0.85$) よりなる群から選択されたいずれかの金属材料で構成し得る。更に、前記第2金属層は、 Au 、 Cu 、 Al 、 Pt よりなる群から選択されたいずれかの金属材料で構成し得る。

前記第1金属層は、前記第2金属層より仕事関数が大きい金属材料から構成し得る。

前記第1金属層の融点は、好ましくは 1000°C 以上、より好ましくは 1500°C 以上である。

前記半導体層は、基板上に形成された複数の化合物半導体層からなる多層構造上に形成し得る。)

前記基板は、サファイア基板、 SiC 基板、 GaN 基板よりなる群から選択されたいずれかの基板から構成し得る。)

前記半導体層は、 $Al_uGa_{1-u}N$ 層 (但し、 $0 \leq u \leq 1$) で構成し得る。)

前記半導体層は、 GaN 系化合物半導体チャネル層上に形成された GaN 系化合物半導体電子供給層で構成し得る。)

前記 GaN 系化合物半導体チャネル層は GaN 及び $InGaN$ よりなる群から選択される化合物半導体で構成し、前記 GaN 系化合物半導体電子供給層は $AlGaN$ で構成し得る。)

前記半導体層は、 GaN 系化合物半導体電子供給層上に形成された GaN 系化合物半導体チャネル層で構成し得る。)

前記 GaN 系化合物半導体チャネル層は GaN 及び $InGaN$ よりなる群から選択される化合物半導体で構成し、前記 GaN 系化合物半導体電子供給層は $AlGaN$ で構成し得る。)

前記半導体層は、 n 型 GaN チャネル層で構成し得る。

本発明の第三の側面は、 Ga_vAl_{1-v} (但し、 $0 \leq v \leq 1$) をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1

金属層に接触する第2金属層と、該第2金属層に接触する第3金属層とを含む積層構造からなり、前記第1金属層は、Ni、Pt、Pd、Ni_zSi_{1-z}、Pt_zSi_{1-z}、Pd_zSi_{1-z}、Ni_zN_{1-z}、Pd_zN_{1-z}（但し、0<z<1）よりなる群から選択されたいずれかの金属材料からなり、前記第2金属層は、Mo、Pt、W、Ti、Ta、Mo_xSi_{1-x}、Pt_xSi_{1-x}、W_xSi_{1-x}、Ti_xSi_{1-x}、Ta_xSi_{1-x}、Mo_xN_{1-x}、W_xN_{1-x}、Ti_xN_{1-x}、Ta_xN_{1-x}（但し、0<x<1）よりなる群から選択されたいずれかの金属材料からなり、前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置である。

本発明の第四の側面は、Ga_vAl_{1-v}（但し、0≤v≤1）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、前記第1金属層は、Ni_ySi_{1-y}、Pt_ySi_{1-y}、Pd_ySi_{1-y}、Ni_yN_{1-y}、Pd_yN_{1-y}（但し、0<y<1）よりなる群から選択されたいずれかの金属材料からなり、前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置である。

本発明の第五の側面は、Ga_vAl_{1-v}（但し、0≤v≤1）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層と、該第2金属層に接触する第3金属層とを含む積層構造からなり、前記第1金属層は、Ni_{z1}Si_{1-z1}（但し、0.4≤z₁≤0.75）、Pt_{z2}Si_{1-z2}（但し、0.5≤z₂≤0.75）、Pd_{z3}Si_{1-z3}（但し、0.5≤z₃≤0.85）、Ni_{z4}N_{1-z4}（但し、0.5≤z₄≤0.85）、Pd_{z5}N_{1-z5}（但し、0.5≤

$z \leq 0.85$) よりなる群から選択されたいずれかの金属材料からなり、前記第2金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} (但し、 $0 < x < 1$)よりなる群から選択されたいずれかの金属材料からなり、前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置である。

本発明の第六の側面は、 Ga_vAl_{1-v} (但し、 $0 \leq v \leq 1$)をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、前記第1金属層は、 $Ni_{y_1}Si_{1-y_1}$ (但し、 $0.4 \leq y_1 \leq 0.75$)、 $Pt_{y_2}Si_{1-y_2}$ (但し、 $0.5 \leq y_2 \leq 70.5$)、 $Pd_{y_3}Si_{1-y_3}$ (但し、 $0.5 \leq y_3 \leq 0.85$)、 $Ni_{y_4}N_{1-y_4}$ (但し、 $0.5 \leq y_4 \leq 0.85$)、 $Pd_{y_5}N_{1-y_5}$ (但し、 $0.5 \leq y_5 \leq 0.85$)よりなる群から選択されたいずれかの金属材料からなり、前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置である。

図面の簡単な説明

図1は、従来のショットキー接合電極を有する半導体装置の部分縦断面図である。

図2は、図1に示す半導体装置の熱処理前及び熱処理後に測定した逆方向ゲート電流-電圧特性を示す図である。

図3は、図1に示す従来の半導体装置の熱処理前のオージェ・プロファイルを示す図である。

図4は、図1に示す従来の半導体装置の熱処理後のオージェ・プロファイルを示す図である。

図5は、本発明の第1の実施の形態におけるAlGaN/GaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

図6は、本発明に係る第1の実施の形態における半導体装置の熱処理前及び熱処理後の逆方向ゲート電流-電圧特性を示す図である。

図7は、従来技術の半導体装置と、本発明に係る第1の実施の形態における半導体装置との、飽和出力密度のゲート幅依存性を示す特性図である。

図8は、本発明の第2の実施の形態におけるAlGaN/GaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

図9は、本発明の第3の実施の形態におけるAlGaN/GaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

図10は、本発明の第4の実施の形態におけるGaN系金属-半導体電界効果トランジスタの主要構造を示す部分縦断面図である。

図11は、本発明の第5の実施の形態におけるGaN系金属-半導体電界効果トランジスタの主要構造を示す部分縦断面図である。

図12は、本発明の第6の実施の形態におけるGaN系金属-半導体電界効果トランジスタの主要構造を示す部分縦断面図である。

図13は、本発明の第7の実施の形態におけるGaN/AlGaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

図14は、本発明の第8の実施の形態におけるGaN/AlGaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

図15は、本発明の第9の実施の形態におけるGaN/AlGaN系ヘテロ接合電界効果トランジスタの主要構造を示す部分縦断面図である。

発明を実施するための最良の形態

以下、図面を参照しながら実施の形態に則して発明の実施の形態を説明する。

(第1の実施の形態)

図5、図6および図7を参照して本発明の第1の実施の形態を説明する。

図5は、本発明の第1の実施の形態におけるAlGaN/GaN系ヘテロ接

合電界効果トランジスタ (Hetero-Junction Field Effect Transistor ; H J F E T) の主要構造を示す部分縦断面図である。このトランジスタは、サファイア基板 1 1 上に形成される。図 5において、該サファイア基板 1 1 上に、アンドープの AlN バッファ層 1 2 が形成される。該アンドープの AlN バッファ層 1 2 上にはアンドープの GaN チャネル層 1 3 が形成される。該アンドープの GaN チャネル層 1 3 上にはアンドープの AlGaN 電子供給層 1 4 が形成される。そして、該 AlGaN 電子供給層 1 4 の上表面に接してソース電極 6 S 及びドレイン電極 6 D が形成される。該ソース電極 6 S 及び該ドレイン電極 6 D は、該 AlGaN 電子供給層 1 4 とのオーム性接触をとる。

さらに、該 AlGaN 電子供給層 1 4 の上表面に接してゲート電極 1 7 が形成される。該ゲート電極 1 7 は、ソース電極 6 S 及びドレイン電極 6 D から離間している。該ゲート電極 1 7 は、AlGaN 電子供給層 1 4 とのショットキ一性接触をとる。該ゲート電極 1 7 は 3 層積層構造を有する。すなわち、該 3 層積層構造は、該 AlGaN 電子供給層 1 4 の上表面に接する Ni 層 1 7 1 、該 Ni 層 1 7 1 の上表面に接する Mo 層 1 7 2 、及び該 Mo 層 1 7 2 の上表面に接する Au 層 1 7 3 からなる。該 Ni 層 1 7 1 が、AlGaN 電子供給層 1 4 とのショットキ一性接触をとる。

更に、GaN と AlGaN の格子定数差に起因するピエゾ分極効果および自発性分極効果に伴い、GaN チャネル層 1 3 中の AlGaN 電子供給層 1 4 との界面近傍の領域には 2 次元電子ガスが形成される。ヘテロ接合電界効果トランジスタ (H J F E T) は、ゲート電極 1 7 の電位で 2 次元電子ガスの濃度を変調することにより、トランジスタとして動作する。

この実施の形態の半導体装置は、以下のようにして作製することが可能である。(0001) 面を有するサファイア基板 1 1 上に、例えば分子線エピタキシャル成長 (Molecular Beam Epitaxy ; MBE と略する) 法により、膜厚 20 nm の上記アンドープの AlN バッファ層 1 2 、膜厚 2 μm のアンドープの GaN チャネル層 1 3 及び膜厚 30 nm のアンドープの Al_{0.3}Ga_{0.7}N 電子供給層 1 4 を順次成長させる。

ここで、AlGaNとGaNは格子定数が異なるが、アンドープAl_{0.3}Ga_{0.7}N層14の膜厚30nmは、転位発生の臨界膜厚以下である。

次に、AlGaN電子供給層14上には、例えば、Ti/AIなどの金属を蒸着、アロイ処理することにより、ソース電極6S、ドレイン電極6Dをそれぞれ形成し、これらソース電極6S及びドレイン電極6Dは、AlGaN電子供給層14とのオーム性接触をとる。最後に、AlGaN電子供給層14上に、例えば、蒸着・リフトオフ法により、次に示す順序および膜厚で金属層を順次形成し、ショットキーゲート電極17を形成する。AlGaN電子供給層14上に、厚さ15nmのNiからなる第1金属層171を形成し、該第1金属層171上に、厚さ15nmのMoからなる第2金属層172を形成し、該第2金属層172上に、厚さ200nmのAuからなる第3金属層173を形成する。このようにして、図5に示す半導体装置を作製し得る。

この実施の形態において重要な点は、ショットキーゲート電極17が、大きな仕事関数を有する金属であるNiからなる第1金属層171、高い融点を有する金属であるMoからなる第2金属層172、及び低抵抗率を有する金属であるAuからなる第3金属層173の3層積層構造からなることである。すなわち、半導体層とショットキーゲート電極17との界面に高いショットキーケーブル壁を形成するために、第1金属層171は大きな仕事関数を有する金属で構成し、一方、ショットキーゲート電極17の抵抗を低減するため、第3金属層173は低抵抗率を有する金属で構成する。そして、第1金属層171の金属と第3金属層173の金属との間における高温での相互拡散を防止するため、第1金属層171と第3金属層173との間に、高い融点を有する金属で構成する第2金属層172を介在させる。これにより、ショットキーゲート電極17が高いショットキーケーブル壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

すなわち、第1金属層171の金属材料であるNi及び第3金属層173の金属材料であるAuと比較しても、第2金属層172の金属材料であるMoは、その融点が約2630°Cと高いため、NiとAuの相互拡散に対するバリヤ層

として働く。換言すると、第1金属層171と第3金属層173との間に介在する第2金属層172が、第1金属層171と第3金属層173より高い融点を有するため、ショットキーゲート電極17が高温になった際でも、第1金属層171の金属と第3金属層173の金属との間の相互拡散が抑制され、よってこれら金属間の合金化が抑制される。第1金属層171は仕事関数が大きい金属で構成されるが、前述のように合金化の抑制により、高温においてもAlGaN電子供給層14と第1金属層171との界面のショットキーボー壁の低下を抑制することができ、高温においても逆方向ゲート電流の増加を抑制することができる。このため、高温においてもゲートリード電流が抑制され、ショットキーゲート電極17の耐熱性が向上し、その結果、素子の信頼性が向上した。

また、AlGaN電子供給層14に接する第1金属層171を構成するNiは、仕事関数が約4.6eVと大きいため、ショットキーボー壁が高く、良好なショットキ接触が得られる。更に、第3金属層173を構成するAuは抵抗率が低い。従って、ショットキーゲート電極17が高いショットキーボー壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

前述のことを検証するため、本実施の形態における半導体装置に対して500℃の温度で15分間熱処理を施した。そして熱処理前及び熱処理後の半導体装置の逆方向ゲート電流-電圧特性を測定した。図6は、本発明に係る第1の実施の形態における半導体装置の熱処理前及び熱処理後の逆方向ゲート電流-電圧特性を示す図である。図6において、縦軸にゲート電流(A/mm)を示し、横軸にゲートードレイン電圧(V)を示す。破線は熱処理前の逆方向ゲート電流-電圧特性を示し、実線は熱処理後の逆方向ゲート電流-電圧特性を示す。熱処理前と熱処理後で逆方向ゲート電流の変化は殆ど見られず、すなわち融点の高いMo層をNi層とAu層との間に挿入することで、ショットキーゲート電極17の耐熱性の向上の効果が確認された。

図7は、従来技術の半導体装置と、本発明に係る第1の実施の形態における半導体装置との、飽和出力密度のゲート幅依存性を示す特性図である。図7の

縦軸に飽和電力（W/mm）を示し、横軸に半導体装置のゲート幅（mm）を示す。破線は従来技術の半導体装置の飽和出力密度のゲート幅依存性を示し、実線は本実施の形態の半導体装置の飽和出力密度のゲート幅依存性を示す。従来技術において、ゲート幅が32mm以上の大型素子では、自己発熱による飽和出力密度の大幅な低下が観測された。一方、この実施の形態ではゲート幅の増加に伴う出力密度の低下は小さく、ショットキーゲート電極の耐熱性向上によるパワー性能の改善が確認された。

本実施の形態では、第2金属層172を構成する高融点を有する金属元素の一典型例としてMoを例示したが、例えば他の高融点を有する金属元素でMoを置換しても上記効果が得られる。第2金属層172を構成する高融点を有する金属元素の他の典型例は、Pt、W、Ti及びTaを含むが必ずしもこれらに限定されるものではない。すなわち、Moからなる第2金属層172を、Pt層、W層、Ti層、Ta層のいずれかで置換し得る。

前述した高融点を有する金属元素に代え、第2金属層172を構成する金属材料として、高融点を有し且つ熱的に安定な金属珪化物や金属窒化物等の金属間化合物で置換しても上記効果と同様な効果が得られる。例えば、第2金属層172を構成し得る金属材料として、 Mo_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Pt_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Ti_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 $TaxSi_{1-x}$ 層（但し、 $0 < x < 1$ ）、 Mo_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 Ti_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 $TaxN_{1-x}$ 層（但し、 $0 < x < 1$ ）のいずれかで置換し得る。第2金属層172を構成する金属元素或いは金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C以上であれば、上記効果を得ることが可能である。尚、融点が1500°C以上であるとより好ましい。

更に、本実施の形態では、第1金属層171を構成する高い仕事関数を有する金属元素の一典型例としてNiを例示したが、例えば他の高い仕事関数を有する金属元素でNiを置換しても上記効果が得られる。第1金属層171を構

成する高い仕事関数を有する金属元素の他の典型例は、Pt及びPdを含むが必ずしもこれらに限定されるものではない。すなわち、Niからなる第1金属層171を、Pt層及びPd層のいずれかで置換し得る。

更に、本実施の形態では、第3金属層173を構成する低い抵抗率を有する金属元素の一典型例としてAuを例示したが、例えば他の低い抵抗率を有する金属元素でAuを置換しても上記効果が得られる。第3金属層173を構成する低い抵抗率を有する金属元素の他の典型例は、Cu、Al、Ptを含むが必ずしもこれらに限定されるものではない。すなわち、Auからなる第3金属層173をCu層、Al層、Pt層のいずれかで置換し得る。尚、第3金属層173は、前述したようにショットキーゲート電極の抵抗を低減するために設けられる層であるため、この目的に適合する限りその材料等の制限は必要ない。

更に、本実施の形態においては、ショットキー接合電極が接触する半導体層がAlGaN層で構成されたが、GaN層、InAlN層、InGaN層、InAlGaN層、AlN層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。また、GaN層、AlGaN層、InAlN層、InGaN層、InAlGaN層、AlN層の内の少なくとも1層を含む超格子層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。すなわち、 $GavAl_{1-v}$ （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。

更に、本実施の形態を、ソース電極、ゲート電極、ドレイン電極が同一半導体層上に形成されたプレーナ構造を有する半導体装置を例にとって説明したが、他の構造を有する半導体装置にショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。プレーナ構造以外の他の構造の典型例として、ソース電極およびドレイン電極の下に選択的にN形半導体からなるキャップ層が形成されたりセス構造であってもよく、また、ゲート電極

がGaN、AlGaN等の半導体層内に埋め込まれた埋め込みゲート構造であつてもよい。

(第2の実施の形態)

次に、図8を参照して本発明の第2の実施の形態を説明する。

図8は、本発明の第2の実施の形態におけるAlGaN/GaN系ヘテロ接合電界効果トランジスタ(HJFET)の主要構造を示す部分縦断面図である。このトランジスタは、サファイア基板21上に形成される。図8において、該サファイア基板21上に、膜厚20nmのアンドープのAlNバッファ層22が形成され、該AlNバッファ層22上に膜厚2μmのアンドープのGaNチャネル層23が形成され、該GaNチャネル層23上に膜厚30nmのアンドープAl_{0.3}Ga_{0.7}NからなるAlGaN電子供給層24が形成される。

AlGaN電子供給層24の上表面に接してソース電極6S及びドレイン電極6Dが形成される。該ソース電極6S及び該ドレイン電極6Dは、該AlGaN電子供給層24とのオーム性接触をとる。

さらにAlGaN電子供給層24の上表面に接してゲート電極27が形成される。該ゲート電極27は、ソース電極6S及びドレイン電極6Dから離間している。該ゲート電極27は、AlGaN電子供給層24とのショットキ一性接触をとる。該ゲート電極27は2層積層構造を有する。すなわち、該2層積層構造は、該AlGaN電子供給層14の上表面に接し膜厚15nmのNi_{0.7}Si_{0.3}層271からなる第1金属層と、該第1金属層の上表面に接し膜厚200nmのAu層272からなる第2金属層とからなる。該Ni_{0.7}Si_{0.3}層271がAlGaN電子供給層24とのショットキ一性接触をとる。

更に、GaNとAlGaNの格子定数差に起因するピエゾ分極効果および自発性分極効果に伴い、GaNチャネル層23中のAlGaN電子供給層24との界面近傍の領域には2次元電子ガスが形成される。ヘテロ接合電界効果トランジスタ(HJFET)は、ゲート電極27の電位で2次元電子ガス濃度を変調することにより、トランジスタとして動作する。

この実施の形態において重要な点は、ショットキーゲート電極27が、大きな仕事関数を有し且つ高い融点を有する金属材料として、 Ni_ySi_{1-y} （但し、 $0 < y < 1$ ）からなる第1金属層271及び低抵抗率を有する金属であるAuからなる第2金属層272の2層積層構造からなることである。金属珪化物の一例である Ni_ySi_{1-y} （但し、 $0 < y < 1$ ）はNi-Si間の結合力が強いため、Ni単体よりも高温で安定である。好ましくは、 $0.4 \leq y \leq 0.75$ である。特に、 $0.65 \leq y \leq 0.75$ の場合には、融点が約1200°C以上と非常に高く、また、Niと比較して抵抗率増加も小さくより好ましい。このため、高温においてもショットキーゲート電極27が接触する半導体層への第1金属層271の金属の熱拡散が抑制される。更に、第2金属層272の金属と第1金属層271の金属との間における高温での相互拡散も抑制される。その結果、素子の信頼性が向上する。

すなわち、ショットキーゲート電極27の抵抗を低減するため、第2金属層272は低抵抗率を有する金属で構成する。一方、半導体層とショットキーゲート電極27との界面に高いショットキー障壁を形成すると共に、第2金属層272の金属との間における高温での相互拡散並びに第1金属層271が接触する半導体層への金属の熱拡散を抑制するため、第1金属層271は、大きな仕事関数を有し且つ高い融点を有する金属で構成する。これにより、ショットキーゲート電極27が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

すなわち、第1金属層271の金属材料であるNiSiは、第2金属層272の金属材料であるAuと比較しても、その融点が高いため、NiSiとAuの相互拡散が抑制されると共に第1金属層271が接触する半導体層への金属の熱拡散が抑制される。換言すると、第1金属層271が、大きな仕事関数を有し且つ高い融点を有する金属で構成されるため、半導体層とショットキーゲート電極27との界面に高いショットキー障壁を形成だけでなく、ショットキーゲート電極27が高温になった際でも、第1金属層271の金属と第2金属

層 272 の金属との間の相互拡散が抑制され、よって、これら金属間の合金化が抑制される。更に第1金属層 271 が接触する半導体層への金属の熱拡散が抑制される。第1金属層 271 は仕事関数が大きい金属で構成されるが、前述のように合金化の抑制により、高温においても AlGaN 電子供給層 24 と第1金属層 271 との界面のショットキー障壁の低下を抑制することができ、高温においても逆方向ゲート電流の増加を抑制することができる。このため、高温においてもゲートリーア電流が抑制され、ショットキーゲート電極 27 の耐熱性が向上し、その結果、素子の信頼性が向上する。従って、ショットキーゲート電極 27 が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

本実施の形態では、第1金属層 271 を構成する高い仕事関数と高融点とを有する金属間化合物の一典型例として NiSi を例示したが、例えば他の高い仕事関数と高融点とを有する金属間化合物で NiSi を置換しても上記効果が得られる。第1金属層 271 を構成する高い仕事関数と高融点とを有する金属間化合物の他の典型例は、PtSi、PdSi、NiN、PdN 等の他の金属珪化物或いは金属窒化物を含むが必ずしもこれらに限定されるものではない。すなわち、第1金属層 271 を構成する NiSi を、 Pt_ySi_{1-y} (但し、 $0.5 \leq y \leq 0.75$)、 Pd_ySi_{1-y} (但し、 $0.5 \leq y \leq 0.85$)、 Ni_yN_{1-y} (但し、 $0.5 \leq y \leq 0.85$)、 Pd_yN_{1-y} (但し、 $0.5 \leq y \leq 0.85$) のいずれかで置換し得る。第1金属層 271 を構成する金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C 以上であれば、上記効果を得ることが可能である。尚、融点が 1500°C 以上であればより好みしい。

更に、本実施の形態では、第2金属層 272 を構成する低い抵抗率を有する金属元素の一典型例として Au を例示したが、例えば他の低い抵抗率を有する金属元素で Au を置換しても上記効果が得られる。第2金属層 272 を構成する低い抵抗率を有する金属元素の他の典型例は、Cu、Al、Pt を含むが必

ずしもこれらに限定されるものではない。すなわち、Auからなる第2金属層272をCu層、Al層、Pt層のいずれかで置換し得る。尚、第2金属層272は、前述したようにショットキーゲート電極の抵抗を低減するために設けられる層であるため、この目的に適合する限りその材料等の制限は必要ない。

更に、本実施の形態においては、ショットキー接合電極が接触する半導体層がAlGaN層で構成されたが、GaN層、InAlN層、InGaN層、InAlGaN層、AlN層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。また、GaN層、AlGaN層、InAlN層、InGaN層、InAlGaN層、AlN層の内の少なくとも1層を含む超格子層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。すなわち、 $G_a_v A_{1-v}$ （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層とのショットキー接触をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。

更に、本実施の形態を、ソース電極、ゲート電極、ドレイン電極が同一半導体層上に形成されたプレーナ構造を有する半導体装置を例にとって説明したが、他の構造を有する半導体装置にショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。プレーナ構造以外の他の構造の典型例として、ソース電極およびドレイン電極の下に選択的にN形半導体からなるキャップ層が形成されたリセス構造であってもよく、また、ゲート電極がGaN、AlGaN等の半導体層内に埋め込まれた埋め込みゲート構造であってもよい。

(第3の実施の形態)

次に、図9を参照して本発明の第3の実施の形態を説明する。

図9は、本発明の第3の実施の形態におけるAlGaN/GaN系ヘテロ接合電界効果トランジスタ(HJFET)の主要構造を示す部分縦断面図である。

このトランジスタは、S i C基板3 1上に形成される。図9において、該S i C基板3 1上に、アンドープのA l Nバッファ層3 2が形成され、該アンドープのA l Nバッファ層3 2上に膜厚 $2\text{ }\mu\text{m}$ のアンドープのG a Nバッファ層3 3が形成され、該アンドープのG a Nバッファ層3 3上に膜厚 15 nm のアンドープI n_{0.1}G a_{0.9}NからなるI n G a Nチャネル層3 4が形成され、該I n G a Nチャネル層3 4上に膜厚 40 nm のアンドープA l_{0.2}G a_{0.8}NからなるA l G a N電子供給層3 5が形成される。

A l G a N電子供給層3 5の上表面に接してソース電極6 S及びドレイン電極6 Dが形成される。該ソース電極6 S及び該ドレイン電極6 Dは、該A l G a N電子供給層3 5とのオーム性接触をとる。

さらに、A l G a N電子供給層3 5の上表面に接してゲート電極3 7が形成される。該ゲート電極3 7は、ソース電極6 S及びドレイン電極6 Dから離間している。該ゲート電極3 7は、A l G a N電子供給層3 5とのショットキ一性接触をとる。該ゲート電極3 7は3層積層構造を有する。すなわち、該3層積層構造は、A l G a N電子供給層3 5の上表面に接しN i_{0.7}S i_{0.3}層3 7 1からなる第1金属層と、該第1金属層の上表面に接しM o層3 7 2からなる第2金属層と、該第2金属層の上表面に接しA u層3 7 3からなる第3金属層からなる。N i_{0.7}S i_{0.3}層3 7 1からなる第1金属層がA l G a N電子供給層3 5とのショットキ一性接触をとる。

更に、I n G a NとA l G a Nの格子定数差に起因するピエゾ分極効果および自発性分極効果に伴い、I n G a Nチャネル層3 4中のA l G a N層3 5との界面近傍の領域には2次元電子ガスが形成される。ヘテロ接合電界効果トランジスタ(H J F E T)は、ゲート電極3 7の電位で2次元電子ガス濃度を変調することにより、トランジスタとして動作する。

この実施の形態において重要な点は、ショットキーゲート電極3 7が、大きな仕事関数を有し且つ高い融点を有する金属材料として、N i_yS i_{1-y}(但し、 $0 < y < 1$)からなる第1金属層3 7 1、第1金属層3 7 1より更に高い融点を有する金属であるM oからなる第2金属層3 7 2、及び低抵抗率を有す

る金属であるAuからなる第3金属層373の3層積層構造からなることである。すなわち、金属珪化物の一例であるNi_ySi_{1-y}（但し、0<y<1）はNi—Si間の結合力が強いため、Ni単体よりも高温で安定である。好ましくは、0.4≤y≤0.75である。特に、0.65≤y≤0.75の場合には、融点が約1200°C以上と非常に高く、また、Niと比較して抵抗率増加も小さくより好ましい。このため、高温においてもショットキーゲート電極37が接触する半導体層への第1金属層371の金属の熱拡散が抑制される。更に、第2金属層372の金属と第1金属層371の金属との間における高温での相互拡散も抑制される。その結果、素子の信頼性が向上する。

すなわち、ショットキーゲート電極37の抵抗を低減するため、第3金属層373は低抵抗率を有する金属で構成する。一方、半導体層とショットキーゲート電極37との界面に高いショットキー障壁を形成すると共に、第3金属層373の金属との間における高温での相互拡散並びに第1金属層371が接触する半導体層への金属の熱拡散を抑制するため、第1金属層371は、大きな仕事関数を有し且つ高い融点を有する金属で構成する。

加えて、第1金属層371の金属と第3金属層373の金属との間における高温での相互拡散を防止を更に確実にするため、第1金属層371と第3金属層373との間に、第1金属層371より更に高い融点を有する金属で構成する第2金属層372を介在させる。これにより、ショットキーゲート電極37が高いショットキー障壁及び低い抵抗を有するだけでなく非常に高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

すなわち、第1金属層371の金属材料であるNiSi及び第3金属層373の金属材料であるAuと比較しても、第2金属層372の金属材料であるMoは、その融点が約2630°Cと高いため、NiとAuの相互拡散に対するバリヤ層として働く。換言すると、第1金属層371と第3金属層373との間に介在する第2金属層372が、第1金属層371と第3金属層373より高い融点を有するため、ショットキーゲート電極37が高温になった際でも、第

第1金属層371の金属と第3金属層373の金属との間の相互拡散が抑制され、よってこれら金属間の合金化が抑制される。第1金属層371は仕事関数が大きい金属で構成されるが、前述のように合金化の抑制により、高温においてもAlGaN電子供給層35と第1金属層371との界面のショットキー障壁の低下を抑制することができ、高温においても逆方向ゲート電流の増加を抑制することができる。このため、高温においてもゲートリーア電流が抑制され、ショットキーゲート電極37の耐熱性が向上し、その結果、素子の信頼性が向上した。従って、ショットキーゲート電極37が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

本実施の形態では、第1金属層371を構成する高い仕事関数と高融点とを有する金属間化合物の一典型例としてNiSiを例示したが、例えば他の高い仕事関数と高融点とを有する金属間化合物でNiSiを置換しても上記効果が得られる。第1金属層371を構成する高い仕事関数と高融点とを有する金属間化合物の他の典型例は、PtSi、PdSi、NiN、PdN等の他の金属珪化物或いは金属窒化物を含むが必ずしもこれらに限定されるものではない。すなわち、第1金属層371を構成するNiSiを、 Pt_ySi_{1-y} （但し、 $0.5 \leq y \leq 0.75$ ）、 Pd_ySi_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Ni_yN_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Pd_yN_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）のいずれかで置換し得る。第1金属層371を構成する金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C以上であれば、上記効果を得ることが可能である。尚、融点が1500°C以上であればより好ましい。

本実施の形態では、第2金属層372を構成する高融点を有する金属元素の一典型例としてMoを例示したが、例えば他の高融点を有する金属元素でMoを置換しても上記効果が得られる。第2金属層372を構成する高融点を有する金属元素の他の典型例は、Pt、W、Ti及びTaを含むが必ずしもこれらに限定されるものではない。すなわち、Moからなる第2金属層372を、P

t層、W層、Ti層、Ta層のいずれかで置換し得る。

前述した高融点を有する金属元素に代え、第2金属層372を構成する金属材料として、高融点を有し且つ熱的に安定な金属珪化物や金属窒化物等の金属間化合物で置換しても上記効果と同様な効果が得られる。例えば、第2金属層372を構成し得る金属材料として、 Mo_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Pt_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Ti_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 $TaxSi_{1-x}$ 層（但し、 $0 < x < 1$ ）、 Mo_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 Ti_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 $TaxN_{1-x}$ 層（但し、 $0 < x < 1$ ）のいずれかで置換し得る。第2金属層372を構成する金属元素或いは金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C以上であれば、上記効果を得ることが可能である。尚、融点が1500°C以上であればより好ましい。

更に、本実施の形態では、第3金属層373を構成する低い抵抗率を有する金属元素の一典型例としてAuを例示したが、例えば他の低い抵抗率を有する金属元素でAuを置換しても上記効果が得られる。第3金属層373を構成する低い抵抗率を有する金属元素の他の典型例は、Cu、Al、Ptを含むが必ずしもこれらに限定されるものではない。すなわち、Auからなる第3金属層373をCu層、Al層、Pt層のいずれかで置換し得る。尚、第3金属層373は、前述したようにショットキーゲート電極の抵抗を低減するために設けられる層であるため、この目的に適合する限りその材料等の制限は必要ない。

更に、本実施の形態においては、ショットキー接合電極が接触する半導体層がAlGaN層で構成されたが、GaN層、InAlN層、InGaN層、InAlGaN層、AlN層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。また、GaN層、AlGaN層、InAlN層、InGaN層、InAlGaN層、AlN層の内の少なくとも1層を含む超格子層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得

ることが可能である。すなわち、 Ga_vAl_{1-v} （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層とのショットキー接觸をとるショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。

更に、本実施の形態を、ソース電極、ゲート電極、ドレイン電極が同一半導体層上に形成されたプレーナ構造を有する半導体装置を例にとって説明したが、他の構造を有する半導体装置にショットキー接合電極に上記構造を適用しても、上記効果と同様の効果を得ることが可能である。プレーナ構造以外の他の構造の典型例として、ソース電極およびドレイン電極の下に選択的にN形半導体からなるキャップ層が形成されたリセス構造であってもよく、また、ゲート電極が GaN 、 $AlGaN$ 等の半導体層内に埋め込まれた埋め込みゲート構造であってもよい。

（第4の実施の形態）

次に、図10を参照して本発明の第4の実施の形態を説明する。

図10は、本発明の第4の実施の形態における GaN 系金属－半導体電界効果トランジスタ（M E S F E T）の主要構造を示す部分縦断面図である。このトランジスタは、SiC基板41上に形成される。図10において、該SiC基板41上に、アンドープの AlN バッファ層42が形成され、該アンドープの AlN バッファ層42上に膜厚 $1\mu m$ のアンドープの GaN バッファ層43が形成され、該アンドープの GaN バッファ層43上に不純物濃度 $2 \times 10^{17}/cm^3$ 及び膜厚 150nm のn型 GaN チャネル層44が形成される。

n型 GaN チャネル層44の上表面に接してソース電極6S及びドレイン電極6Dが形成される。該ソース電極6S及び該ドレイン電極6Dは、該n型 GaN チャネル層44とのオーム性接觸をとる。

さらに、n型 GaN チャネル層44の上表面に接してゲート電極47が形成される。該ゲート電極47は、ソース電極6S及びドレイン電極6Dから離間している。該ゲート電極47は、n型 GaN チャネル層44とのショットキー

性接触をとる。該ゲート電極47は3層積層構造を有する。すなわち、該3層積層構造は、該n型GaNチャネル層44の上表面に接するNi層471、該Ni層471の上表面に接するMo層472、及び該Mo層472の上表面に接するAu層473からなる。該Ni層471が、n型GaNチャネル層44とのショットキ一性接触をとる。

n型GaNチャネル層44中のゲート電極47との界面近傍の領域には、空乏層が形成される。金属－半導体電界効果トランジスタ（MESFET）は、ゲート電極47の電位で空乏層厚を変調することにより、トランジスタとして動作する。

本実施の形態では、チャネル層をn型GaNにより構成したが、これをn型InGaNに置き換えてよい。

本実施の形態において、ゲート電極47の構造は、図5に示した第1の実施の形態におけるゲート電極構造17と同じである。換言すると、本実施の形態は、図5に示した第1の実施の形態におけるゲート電極構造17を、GaN系金属－半導体電界効果トランジスタ（MESFET）に適用したものである。したがって、第1の実施の形態で説明したのと同様の作用効果が得られる。

この実施の形態において重要な点は、ショットキーゲート電極47が、大きな仕事関数を有する金属であるNiからなる第1金属層471、高い融点を有する金属であるMoからなる第2金属層472、及び低抵抗率を有する金属であるAuからなる第3金属層473の3層積層構造からなることである。すなわち、半導体層とショットキーゲート電極47との界面に高いショットキー障壁を形成するために、第1金属層471は大きな仕事関数を有する金属で構成し、一方、ショットキーゲート電極47の抵抗を低減するため、第3金属層473は低抵抗率を有する金属で構成する。そして、第1金属層471の金属と第3金属層473の金属との間における高温での相互拡散を防止するため、第1金属層471と第3金属層473との間に、高い融点を有する金属で構成する第2金属層472を介在させる。これにより、ショットキーゲート電極47が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有する

ことで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

すなわち、第1金属層471の金属材料であるNi及び第3金属層473の金属材料であるAuと比較しても、第2金属層472の金属材料であるMoは、その融点が約2630°Cと高いため、NiとAuの相互拡散に対するバリヤ層として働く。換言すると、第1金属層471と第3金属層473との間に介在する第2金属層472が、第1金属層471と第3金属層473より高い融点を有するため、ショットキーゲート電極47が高温になった際でも、第1金属層471の金属と第3金属層473の金属との間の相互拡散が抑制され、これら金属間の合金化が抑制される。第1金属層471は仕事関数が大きい金属で構成されるが、前述のように合金化の抑制により、高温においてもn型GaNチャネル層44と第1金属層471との界面のショットキー障壁の低下を抑制することができ、高温においても逆方向ゲート電流の増加を抑制することができる。このため、高温においてもゲートリーク電流が抑制され、ショットキーゲート電極47の耐熱性が向上し、その結果、素子の信頼性が向上した。従つて、ショットキーゲート電極47が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

本実施の形態では、第2金属層472を構成する高融点を有する金属元素の一典型例としてMoを例示したが、例えば他の高融点を有する金属元素でMoを置換しても上記効果が得られる。第2金属層472を構成する高融点を有する金属元素の他の典型例は、Pt、W、Ti及びTaを含むが必ずしもこれらに限定されるものではない。すなわち、Moからなる第2金属層472を、Pt層、W層、Ti層、Ta層のいずれかで置換し得る。

前述した高融点を有する金属元素に代え、第2金属層472を構成する金属材料として、高融点を有し且つ熱的に安定な金属珪化物や金属窒化物等の金属間化合物で置換しても上記効果と同様な効果が得られる。例えば、第2金属層472を構成し得る金属材料として、 Mo_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Pt_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xSi_{1-x} 層（但し、 $0 < x <$

1)、 Ti_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Ta_xSi_{1-x} 層（但し、 $0 < x < 1$ ）、 Mo_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 W_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 Ti_xN_{1-x} 層（但し、 $0 < x < 1$ ）、 Ta_xN_{1-x} 層（但し、 $0 < x < 1$ ）のいずれかで置換し得る。第2金属層472を構成する金属元素或いは金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C以上であれば、上記効果を得ることが可能である。尚、融点が1500°C以上であればより好ましい。

更に、本実施の形態では、第1金属層471を構成する高い仕事関数を有する金属元素の一典型例としてNiを例示したが、例えば他の高い仕事関数を有する金属元素でNiを置換しても上記効果が得られる。第1金属層471を構成する高い仕事関数を有する金属元素の他の典型例は、Pt及びPdを含むが必ずしもこれらに限定されるものではない。すなわち、Niからなる第1金属層471を、Pt層及びPd層のいずれかで置換し得る。

更に、本実施の形態では、第3金属層473を構成する低い抵抗率を有する金属元素の一典型例としてAuを例示したが、例えば他の低い抵抗率を有する金属元素でAuを置換しても上記効果が得られる。第3金属層473を構成する低い抵抗率を有する金属元素の他の典型例は、Cu、Al、Ptを含むが必ずしもこれらに限定されるものではない。すなわち、Auからなる第3金属層473をCu層、Al層、Pt層のいずれかで置換し得る。尚、第3金属層473は、前述したようにショットキーゲート電極の抵抗を低減するために設けられる層であるため、この目的に適合する限りその材料等の制限は必要ない。

(第5の実施の形態)

次に、図11を参照して本発明の第5の実施の形態を説明する。

図11は、本発明の第5の実施の形態におけるGaN系金属－半導体電界効果トランジスタ(MESFET)の主要構造を示す部分縦断面図である。本実施の形態は、図10に示す第4の実施の形態におけるゲート電極47を、図8に示す第2の実施の形態におけるゲート電極27に置換した以外は、第4の実

施の形態におけるGaN系金属－半導体電界効果トランジスタ(MESFET)とその構造は同じである。従って、図8に示す第2の実施の形態におけるゲート電極構造27がもたらす前述の作用効果に関する詳細な説明を本実施の形態にも適用することで、重複説明を省略する。尚、ゲート電極構造27として置換できる他の金属材料の説明も本実施の形態に適用することで、重複説明を省略する。

(第6の実施の形態)

次に、図12を参照して本発明の第6の実施の形態を説明する。

図12は、本発明の第6の実施の形態におけるGaN系金属－半導体電界効果トランジスタ(MESFET)の主要構造を示す部分縦断面図である。本実施の形態は、図10に示す第4の実施の形態におけるゲート電極47を、図9に示す第3の実施の形態におけるゲート電極37に置換した以外は、第4の実施の形態におけるGaN系金属－半導体電界効果トランジスタ(MESFET)とその構造は同じである。従って、図9に示す第3の実施の形態におけるゲート電極構造37がもたらす前述の作用効果に関する詳細な説明を本実施の形態にも適用することで、重複説明を省略する。尚、ゲート電極構造37として置換できる他の金属材料の説明も本実施の形態に適用することで、重複説明を省略する。

(第7の実施の形態)

次に、図13を参照して本発明の第7の実施の形態を説明する。

図13は、本発明の第7の実施の形態におけるGaN/AIGaN系ヘテロ接合電界効果トランジスタ(HJFET)の主要構造を示す部分縦断面図である。このトランジスタは、GaN基板51上に形成される。図13において、該GaN基板51上にアンドープのAlNバッファ層52が形成され、該アンドープのAlNバッファ層52上に膜厚1μmのアンドープのGaNチャネル層53が形成され、該アンドープのGaNチャネル層53上に不純物濃度2×

$10^{18}/\text{cm}^3$ 及び膜厚30nmを有するn型Al_{0.2}Ga_{0.8}Nからなるn型AlGaN電子供給層54が形成され、該n型AlGaN電子供給層54上にアンドープのGaNチャネル層55が形成される。

GaNチャネル層55の上表面に接してソース電極6S及びドレイン電極6Dが形成される。該ソース電極6S及び該ドレイン電極6Dは、該GaNチャネル層55とのオーム性接触をとる。

さらに、GaNチャネル層55の上表面に接してゲート電極57が形成される。該ゲート電極57は、ソース電極6S及びドレイン電極6Dから離間している。該ゲート電極57は、GaNチャネル層55とのショットキ一性接触をとる。該ゲート電極57は2層積層構造を有する。すなわち、該2層積層構造は、該n型GaNチャネル層44の上表面に接するNi_{0.5}Si_{0.5}層571からなる第1金属層、及び該第1金属層の上表面に接するAu層572からなる第2金属層からなる。該Ni_{0.5}Si_{0.5}層571がGaNチャネル層55とのショットキ一性接触をとる。

GaNチャネル層55中のAlGaN電子供給層54との界面近傍には、2次元電子ガスが形成される。ヘテロ接合電界効果トランジスタ(HJFET)は、ゲート電極57の電位で2次元電子ガス濃度を変調することにより、トランジスタとして動作する。

本実施の形態では、チャネル層をGaNにより構成したが、これをInGaNに置き換えてよい。

本実施の形態において、ゲート電極57の構造は、図8に示した第2の実施の形態におけるゲート電極構造27と同じである。換言すると、本実施の形態は、図8に示した第2の実施の形態におけるゲート電極構造27をGaN/AlGaN系ヘテロ接合電界効果トランジスタ(HJFET)に適用したものである。したがって、第1の実施の形態で説明したのと同様の作用効果が得られる。

この実施の形態において重要な点は、ショットキーゲート電極57が、大きな仕事関数を有し且つ高い融点を有する金属材料として、Ni_ySi_{1-y}(但

し、 $0 < y < 1$ ）からなる第1金属層571及び低抵抗率を有する金属であるAuからなる第2金属層572の2層積層構造からなることである。金属珪化物の一例であるNi_ySi_{1-y}（但し、 $0 < y < 1$ ）はNi—Si間の結合力が強いため、Ni単体よりも高温で安定である。好ましくは、 $0.4 \leq y \leq 0.75$ である。特に、 $0.65 \leq y \leq 0.75$ の場合には、融点が約1200°C以上と非常に高く、また、Niと比較して抵抗率増加も小さくより好ましい。このため、高温においてもショットキーゲート電極57が接触する半導体層への第1金属層571の金属の熱拡散が抑制される。更に、第2金属層572の金属と第1金属層571の金属との間における高温での相互拡散も抑制される。その結果、素子の信頼性が向上する。

すなわち、ショットキーゲート電極57の抵抗を低減するため、第2金属層572は低抵抗率を有する金属で構成する。一方、半導体層とショットキーゲート電極57との界面に高いショットキー障壁を形成すると共に、第2金属層572の金属との間における高温での相互拡散並びに第1金属層571が接触する半導体層への金属の熱拡散を抑制するため、第1金属層571は、大きな仕事関数を有し且つ高い融点を有する金属で構成する。これにより、ショットキーゲート電極57が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

すなわち、第1金属層571の金属材料であるNiSiは、第2金属層572の金属材料であるAuと比較しても、その融点が高いため、NiSiとAuの相互拡散が抑制されると共に第1金属層571が接触する半導体層への金属の熱拡散が抑制される。換言すると、第1金属層571が、大きな仕事関数を有し且つ高い融点を有する金属で構成されるため、半導体層とショットキーゲート電極57との界面に高いショットキー障壁を形成だけでなく、ショットキーゲート電極57が高温になった際でも、第1金属層571の金属と第2金属層572の金属との間の相互拡散が抑制され、よって、これら金属間の合金化が抑制される。更に第1金属層571が接触する半導体層への金属の熱拡散が

抑制される。第1金属層571は仕事関数が大きい金属で構成されるが、前述のように合金化の抑制により、高温においてもGaNチャネル層55と第1金属層571との界面のショットキー障壁の低下を抑制することができ、高温においても逆方向ゲート電流の増加を抑制することができる。このため、高温においてもゲートリーア電流が抑制され、ショットキーゲート電極57の耐熱性が向上し、その結果、素子の信頼性が向上する。従って、ショットキーゲート電極27が高いショットキー障壁及び低い抵抗を有するだけでなく高い耐熱性を有することで、該半導体装置の高温特性の向上及び高電力性能の向上を可能にする。

本実施の形態では、第1金属層571を構成する高い仕事関数と高融点とを有する金属間化合物の一典型例としてNiSiを例示したが、例えば他の高い仕事関数と高融点とを有する金属間化合物でNiSiを置換しても上記効果が得られる。第1金属層571を構成する高い仕事関数と高融点とを有する金属間化合物の他の典型例は、PtSi、PdSi、NiN、PdN等の他の金属珪化物或いは金属窒化物を含むが必ずしもこれらに限定されるものではない。すなわち、第1金属層571を構成するNiSiを、 Pt_ySi_{1-y} （但し、 $0.5 \leq y \leq 0.75$ ）、 Pd_ySi_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Ni_yN_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Pd_yN_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）のいずれかで置換し得る。第1金属層571を構成する金属珪化物や金属窒化物等の金属間化合物の融点は、1000°C以上であれば、上記効果を得ることが可能である。尚、融点が1500°C以上であればより好ましい。

更に、本実施の形態では、第2金属層572を構成する低い抵抗率を有する金属元素の一典型例としてAuを例示したが、例えば他の低い抵抗率を有する金属元素でAuを置換しても上記効果が得られる。第2金属層572を構成する低い抵抗率を有する金属元素の他の典型例は、Cu、Al、Ptを含むが必ずしもこれらに限定されるものではない。すなわち、Auからなる第2金属層572をCu層、Al層、Pt層のいずれかで置換し得る。尚、第2金属層5

7 2は、前述したようにショットキーゲート電極の抵抗を低減するために設けられる層であるため、この目的に適合する限りその材料等の制限は必要ない。

(第8の実施の形態)

次に、図14を参照して本発明の第8の実施の形態を説明する。

図14は、本発明の第8の実施の形態におけるGaN/A1GaN系ヘテロ接合電界効果トランジスタ(HJFET)の主要構造を示す部分縦断面図である。本実施の形態は、図13に示す第7の実施の形態におけるゲート電極57を、図5に示す第1の実施の形態におけるゲート電極17に置換した以外は、第7の実施の形態におけるGaN/A1GaN系ヘテロ接合電界効果トランジスタ(HJFET)とその構造は同じである。従って、図5に示す第1の実施の形態におけるゲート電極構造17がもたらす前述の作用効果に関する詳細な説明を本実施の形態にも適用することで、重複説明を省略する。尚、ゲート電極構造17として置換できる他の金属材料の説明も本実施の形態に適用することで、重複説明を省略する。

(第9の実施の形態)

次に、図15を参照して本発明の第9の実施の形態を説明する。

図15は、本発明の第9の実施の形態におけるGaN/A1GaN系ヘテロ接合電界効果トランジスタ(HJFET)の主要構造を示す部分縦断面図である。本実施の形態は、図13に示す第7の実施の形態におけるゲート電極57を、図9に示す第3の実施の形態におけるゲート電極37に置換した以外は、第7の実施の形態におけるGaN/A1GaN系ヘテロ接合電界効果トランジスタ(HJFET)とその構造は同じである。従って、図9に示す第3の実施の形態におけるゲート電極構造37がもたらす前述の作用効果に関する詳細な説明を本実施の形態にも適用することで、重複説明を省略する。尚、ゲート電極構造37として置換できる他の金属材料の説明も本実施の形態に適用することで、重複説明を省略する。

以上、本発明によれば、GaN系半導体装置において、ショットキー接合電極をNi、Pt、Pdのいずれかにより形成される第1金属層、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} （但し、 $0 < x < 1$ ）の内のいずれかにより形成される第2金属層、Au、Cu、Al、Ptの内のいずれかにより形成される第3金属層の3層積層構造により構成する。これにより、第1金属と第3金属の相互拡散が抑制され、信頼性が向上する。また、第1金属は仕事関数が大きいため、ショットキー障壁が高く、良好なショットキー接触が得られる。

更に、ショットキー接合電極を Ni_ySi_{1-y} 、 Pt_ySi_{1-y} 、 Pd_ySi_{1-y} 、 Ni_yN_{1-y} 、 Pd_yN_{1-y} （但し、 $0 < y < 1$ ）のいずれかにより形成される第1金属層、Au、Cu、Al、Ptの内のいずれかにより形成される第2金属層の2層積層構造により構成すれば、第1金属のGaN系半導体への熱拡散が抑制され、信頼性が向上する。このため、半導体装置の高温特性、電力性能に寄与するところ大である。

幾つかの好適な実施の形態及び実施例に関連付けして本発明を説明したが、これら実施の形態及び実施例は単に実例を挙げて発明を説明するためのものであって、限定することを意味するものではないことが理解できる。本明細書を読んだ後であれば、当業者にとって等価な構成要素や技術による数多くの変更および置換が容易であることが明白であるが、このような変更および置換は、添付の請求項の真の範囲及び精神に該当するものであることは明白である。

産業上の利用の可能性

前述説明により明らかなように、本発明の改良されたショットキー接合構造は、ショットキー接合を有するあらゆるGaN系化合物半導体装置に適用できるが、取分け、マイクロ波帯で使用される高出力半導体装置、特に、高い耐熱性及び優れたパワー性能が要求される半導体装置に適用することが好ましい。

請求の範囲

1. Ga_vAl_{1-v} (但し、 $0 \leq v \leq 1$) を III 族側元素の主成分とし N を V 族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合金屬層とを含む半導体装置であって、

前記ショットキー接合金屬層は、前記半導体層に接触する第 1 金属層と、該第 1 金属層に接触する第 2 金属層と、該第 2 金属層に接触する第 3 金属層とを含む積層構造からなり、

前記第 2 金属層は、前記第 1 金属層及び前記第 3 金属層より融点が高い金属材料からなり、

前記第 3 金属層は、前記第 1 金属層及び前記第 2 金属層より抵抗率が低い金属材料からなる半導体装置。

2. 前記第 1 金属層は、Ni、Pt、Pd、 Ni_zSi_{1-z} 、 Pt_zSi_{1-z} 、 Pd_zSi_{1-z} 、 Ni_zN_{1-z} 、 Pd_zN_{1-z} (但し、 $0 < z < 1$) よりなる群から選択されたいずれかの金属材料からなり、

前記第 2 金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} (但し、 $0 < x < 1$) よりなる群から選択されたいずれかの金属材料からなる請求項 1 に記載の半導体装置。

3. 前記第 3 金属層は、Au、Cu、Al、Pt よりなる群から選択されたいずれかの金属材料からなる請求項 2 に記載の半導体装置。

4. 前記第 1 金属層は、 $Ni_{z1}Si_{1-z1}$ (但し、 $0.4 \leq z_1 \leq 0.75$)、 $Pt_{z2}Si_{1-z2}$ (但し、 $0.5 \leq z_2 \leq 0.75$)、 $Pd_{z3}Si_{1-z3}$ (但し、 $0.5 \leq z_3 \leq 0.85$)、 $Ni_{z4}N_{1-z4}$ (但し、

0. $5 \leq z_4 \leq 0.85$), $Pd_{z_5}N_{1-z_5}$ (但し、 $0.5 \leq z_5 \leq 0.85$) よりなる群から選択されたいずれかの金属材料からなり、

前記第2金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} (但し、 $0 < x < 1$) よりなる群から選択されたいずれかの金属材料からなる請求項1に記載の半導体装置。

5. 前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる請求項4に記載の半導体装置。

6. 前記第1金属層は、前記第2金属層より仕事関数が大きい金属材料からなる請求項1に記載の半導体装置。

7. 前記第1金属層は、更に前記第3金属層より仕事関数が大きい金属材料からなる請求項6に記載の半導体装置。

8. 前記第2金属層の融点は、1000°C以上である請求項1に記載の半導体装置。

9. 前記半導体層は、基板上に形成された複数の化合物半導体層からなる多層構造上に形成されている請求項1に記載の半導体装置。

10. 前記基板は、サファイヤ基板、SiC基板、GaN基板よりなる群から選択されたいずれかの基板からなる請求項9に記載の半導体装置。

11. 前記半導体層が、 $Al_uGa_{1-u}N$ 層 (但し、 $0 \leq u \leq 1$) からなる請求項1に記載の半導体装置。

12. 前記半導体層は、GaN系化合物半導体チャネル層上に形成されたGaN系化合物半導体電子供給層である請求項1に記載の半導体装置。

13. 前記GaN系化合物半導体チャネル層はGaN及びInGaNよりなる群から選択される化合物半導体からなり、前記GaN系化合物半導体電子供給層はAlGaNからなる請求項12に記載の半導体装置。

14. 前記半導体層は、GaN系化合物半導体電子供給層上に形成されたGaN系化合物半導体チャネル層である請求項1に記載の半導体装置。

15. 前記GaN系化合物半導体チャネル層はGaN及びInGaNよりなる群から選択される化合物半導体からなり、前記GaN系化合物半導体電子供給層はAlGaNからなる請求項14に記載の半導体装置。

16. 前記半導体層が、n型GaNチャネル層である請求項1に記載の半導体装置。

17. Ga_vAl_{1-v} (但し、 $0 \leq v \leq 1$) をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合金属層とを含む半導体装置であって、

前記ショットキー接合金属層は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、

前記第1金属層は、前記第2金属層より融点が高い金属材料からなり、

前記第2金属層は、前記第1金属層より抵抗率が低い金属材料からなる半導体装置。

18. 前記第1金属層は、 Ni_ySi_{1-y} 、 Pt_ySi_{1-y} 、 Pd_yS

i_{1-y} 、 Ni_yNi_{1-y} 、 Pd_yNi_{1-y} （但し、 $0 < y < 1$ ）よりなる群から選択されたいずれかの金属材料からなる請求項17に記載の半導体装置。

19. 前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる請求項18に記載の半導体装置。

20. 前記第1金属層は、 Ni_ySi_{1-y} （但し、 $0.4 \leq y \leq 0.75$ ）、 Pt_ySi_{1-y} （但し、 $0.5 \leq y \leq 70.5$ ）、 Pd_ySi_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Ni_yNi_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）、 Pd_yNi_{1-y} （但し、 $0.5 \leq y \leq 0.85$ ）よりなる群から選択されたいずれかの金属材料からなる請求項17に記載の半導体装置。

21. 前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる請求項20に記載の半導体装置。

22. 前記第1金属層は、前記第2金属層より仕事関数が大きい請求項17に記載の半導体装置。

23. 前記第1金属層の融点は、1000°C以上である請求項17に記載の半導体装置。

24. 前記半導体層は、基板上に形成された複数の化合物半導体層からなる多層構造上に形成されている請求項17に記載の半導体装置。

25. 前記基板は、サファイア基板、SiC基板、GaN基板よりなる群から選択されたいずれかの基板からなる請求項24に記載の半導体装置。

26. 前記半導体層が、 $A_1 u G_a_{1-u} N$ 層（但し、 $0 \leq u \leq 1$ ）からなる請求項17に記載の半導体装置。

27. 前記半導体層は、 GaN 系化合物半導体チャネル層上に形成された GaN 系化合物半導体電子供給層である請求項17に記載の半導体装置。

28. 前記 GaN 系化合物半導体チャネル層は GaN 及び $InGaN$ よりなる群から選択される化合物半導体からなり、前記 GaN 系化合物半導体電子供給層は $AlGaN$ からなる請求項27に記載の半導体装置。

29. 前記半導体層は、 GaN 系化合物半導体電子供給層上に形成された GaN 系化合物半導体チャネル層である請求項17に記載の半導体装置。

30. 前記 GaN 系化合物半導体チャネル層は GaN 及び $InGaN$ よりなる群から選択される化合物半導体からなり、前記 GaN 系化合物半導体電子供給層は $AlGaN$ からなる請求項29に記載の半導体装置。

31. 前記半導体層が、n型 GaN チャネル層である請求項17に記載の半導体装置。

32. $Ga_v Al_{1-v}$ （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、

前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層と、該第2金属層に接触する第3金属層とを含む積層構造からなり、

前記第1金属層は、 Ni 、 Pt 、 Pd 、 $Ni_z Si_{1-z}$ 、 $Pt_z S_{i_{1-z}}$ 、 $Pd_z Si_{1-z}$ 、 $Ni_z N_{1-z}$ 、 $Pd_z N_{1-z}$ （但し、 $0 <$

$z < 1$) よりなる群から選択されたいずれかの金属材料からなり、

前記第2金属層は、Mo、Pt、W、Ti、Ta、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} （但し、 $0 < x < 1$ ）よりなる群から選択されたいずれかの金属材料からなり、

前記第3金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置。

33. Ga_vAl_{1-v} （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、

前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、

前記第1金属層は、 Ni_ySi_{1-y} 、 Pt_ySi_{1-y} 、 Pd_ySi_{1-y} 、 Ni_yN_{1-y} 、 Pd_yN_{1-y} （但し、 $0 < y < 1$ ）よりなる群から選択されたいずれかの金属材料からなり、

前記第2金属層は、Au、Cu、Al、Ptよりなる群から選択されたいずれかの金属材料からなる半導体装置。

34. Ga_vAl_{1-v} （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、

前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層と、該第2金属層に接触する第3金属層とを含む積層構造からなり、

前記第1金属層は、 $Ni_{z1}Si_{1-z1}$ （但し、 $0.4 \leq z_1 \leq 0.75$ ）、 $Pt_{z2}Si_{1-z2}$ （但し、 $0.5 \leq z_2 \leq 0.75$ ）、 $Pd_{z3}Si_{1-z3}$ （但し、 $0.5 \leq z_3 \leq 0.85$ ）、 $Ni_{z4}N_{1-z4}$ （但し、

$0.5 \leq z_4 \leq 0.85$ ）、 $Pd_{z_5}N_{1-z_5}$ （但し、 $0.5 \leq z_5 \leq 0.85$ ）よりなる群から選択されたいずれかの金属材料からなり、

前記第2金属層は、 Mo 、 Pt 、 W 、 Ti 、 Ta 、 Mo_xSi_{1-x} 、 Pt_xSi_{1-x} 、 W_xSi_{1-x} 、 Ti_xSi_{1-x} 、 Ta_xSi_{1-x} 、 Mo_xN_{1-x} 、 W_xN_{1-x} 、 Ti_xN_{1-x} 、 Ta_xN_{1-x} （但し、 $0 < x < 1$ ）よりなる群から選択されたいずれかの金属材料からなり、

前記第3金属層は、 Au 、 Cu 、 Al 、 Pt よりなる群から選択されたいずれかの金属材料からなる半導体装置。

35. Ga_vAl_{1-v} （但し、 $0 \leq v \leq 1$ ）をIII族側元素の主成分としNをV族側元素の主成分とする化合物半導体からなる半導体層と、該半導体層に接触するショットキー接合電極とを含む半導体装置であって、

前記ショットキー接合電極は、前記半導体層に接触する第1金属層と、該第1金属層に接触する第2金属層とを含む積層構造からなり、

前記第1金属層は、 $Ni_{y_1}Si_{1-y_1}$ （但し、 $0.4 \leq y_1 \leq 0.75$ ）、 $Pt_{y_2}Si_{1-y_2}$ （但し、 $0.5 \leq y_2 \leq 0.5$ ）、 $Pd_{y_3}Si_{1-y_3}$ （但し、 $0.5 \leq y_3 \leq 0.85$ ）、 $Ni_{y_4}N_{1-y_4}$ （但し、 $0.5 \leq y_4 \leq 0.85$ ）、 $Pd_{y_5}N_{1-y_5}$ （但し、 $0.5 \leq y_5 \leq 0.85$ ）よりなる群から選択されたいずれかの金属材料からなり、

前記第2金属層は、 Au 、 Cu 、 Al 、 Pt よりなる群から選択されたいずれかの金属材料からなる半導体装置。

図 1

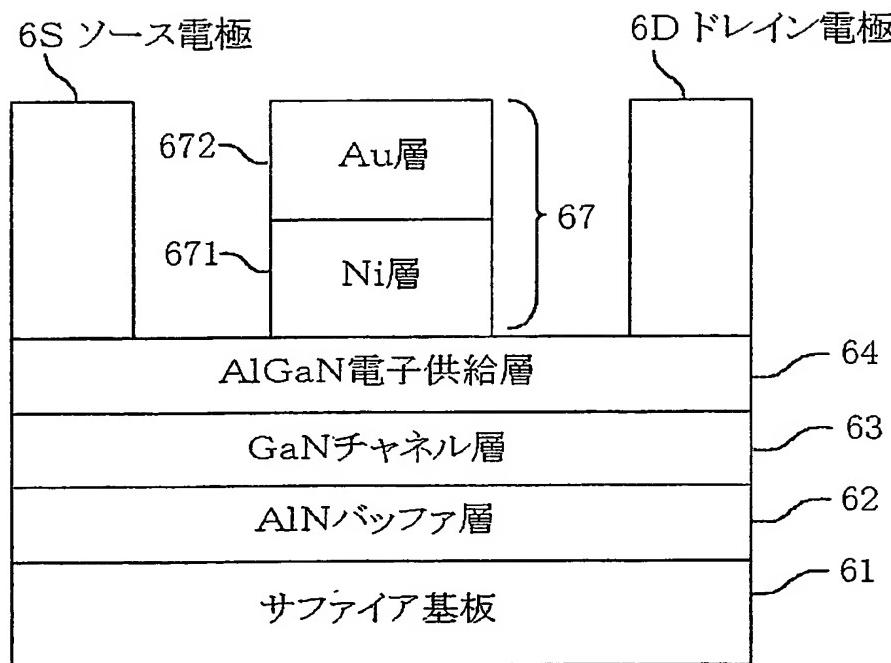
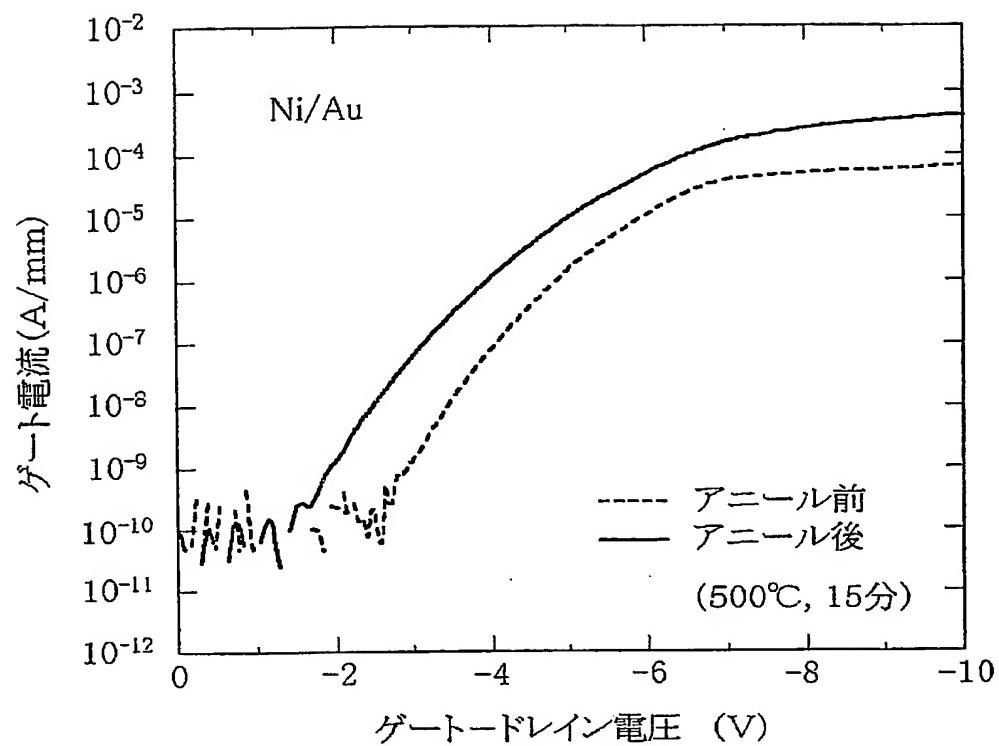


図 2



3/15

図 3

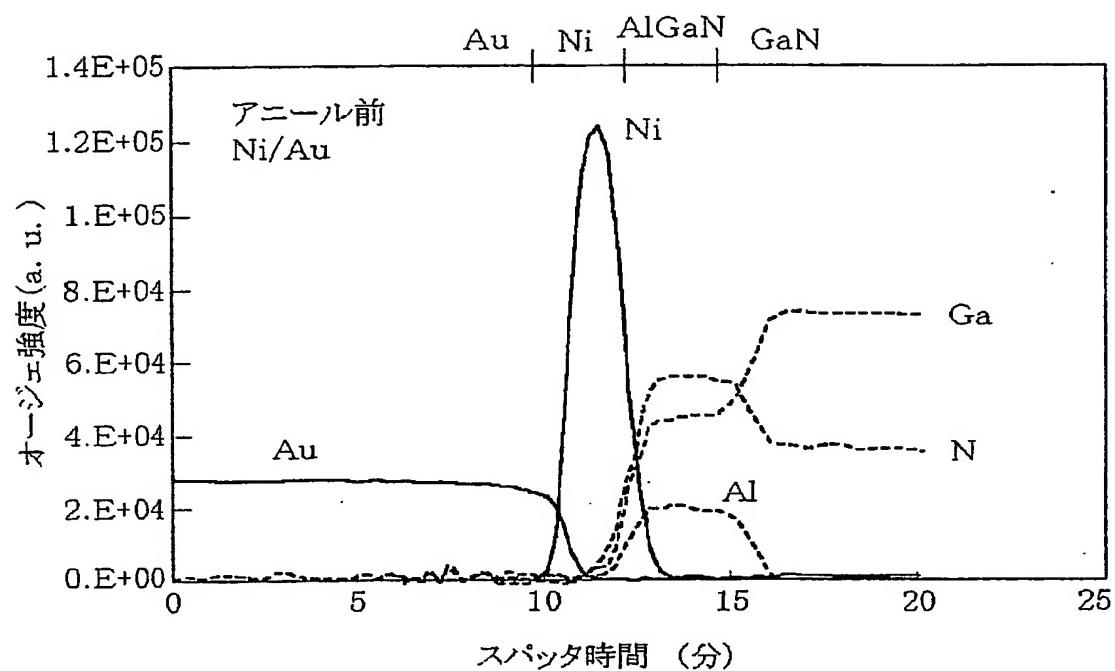


図 4

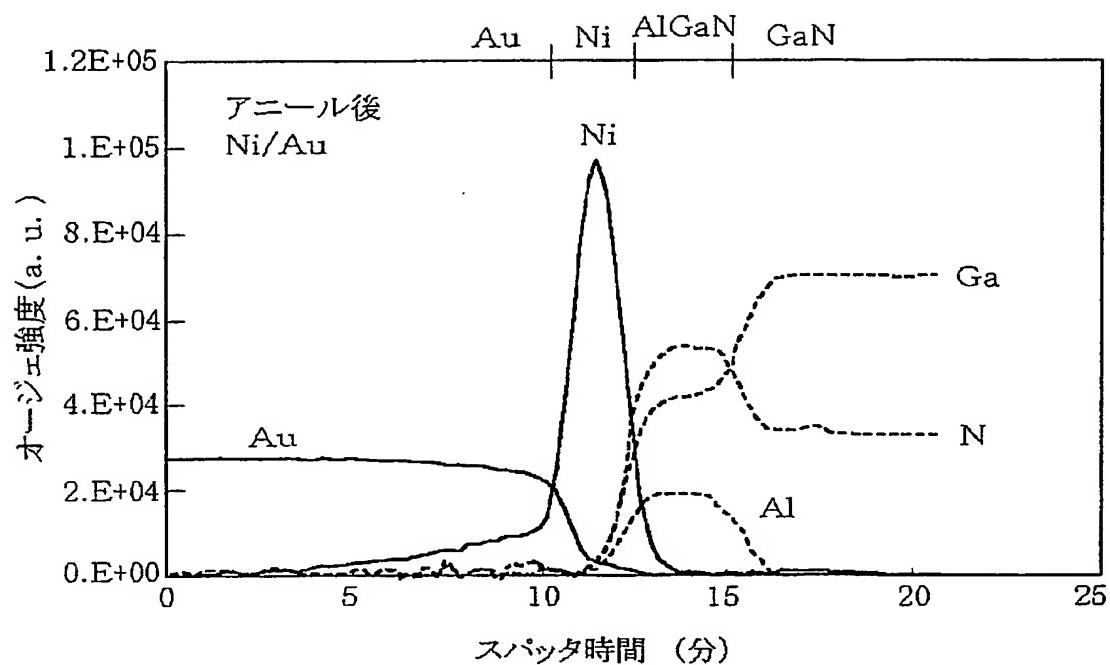


図 5

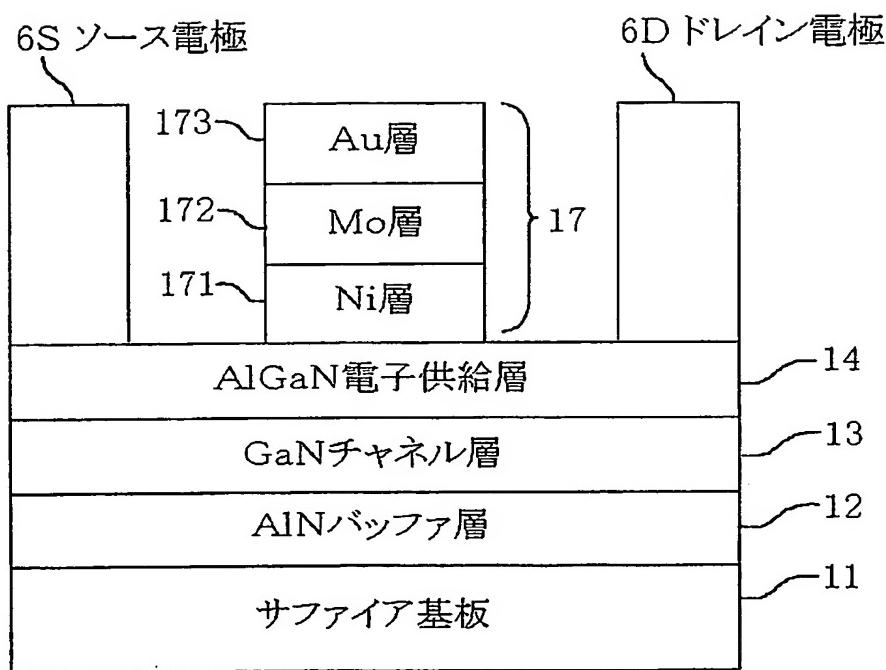
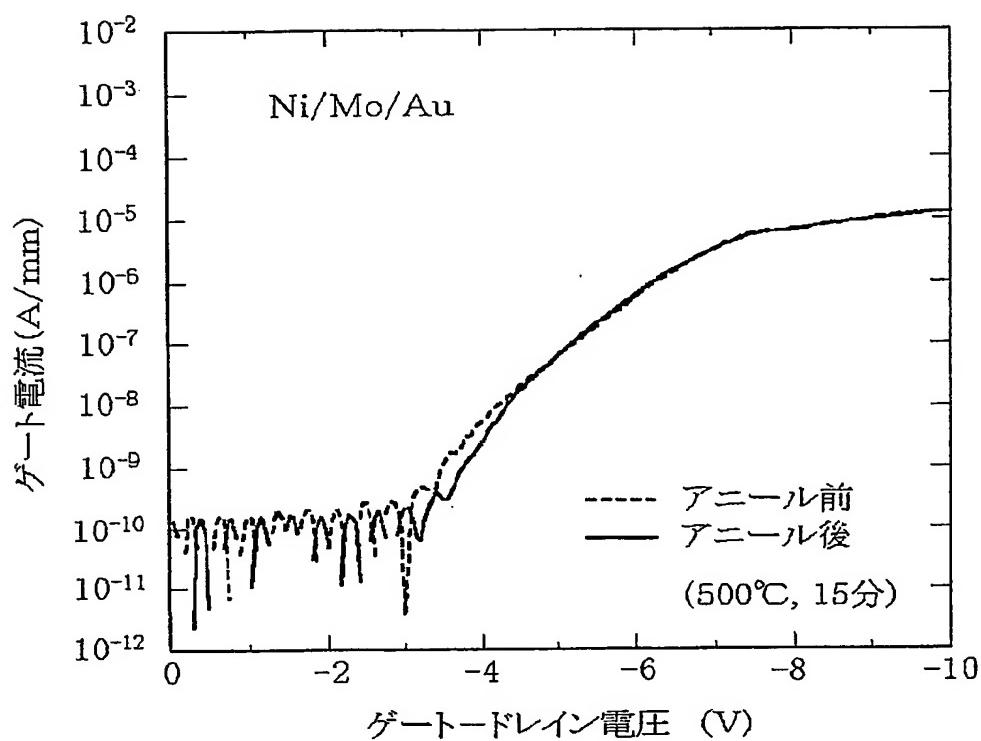


図 6



7/15

図 7

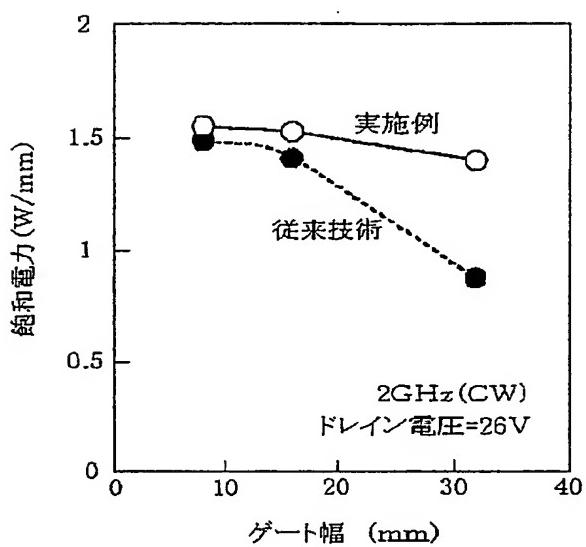
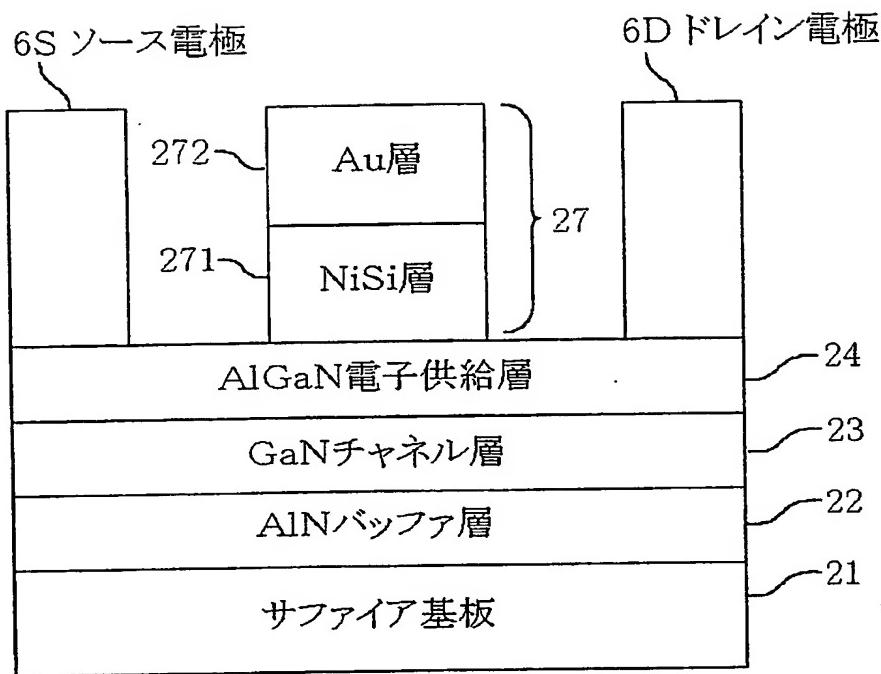
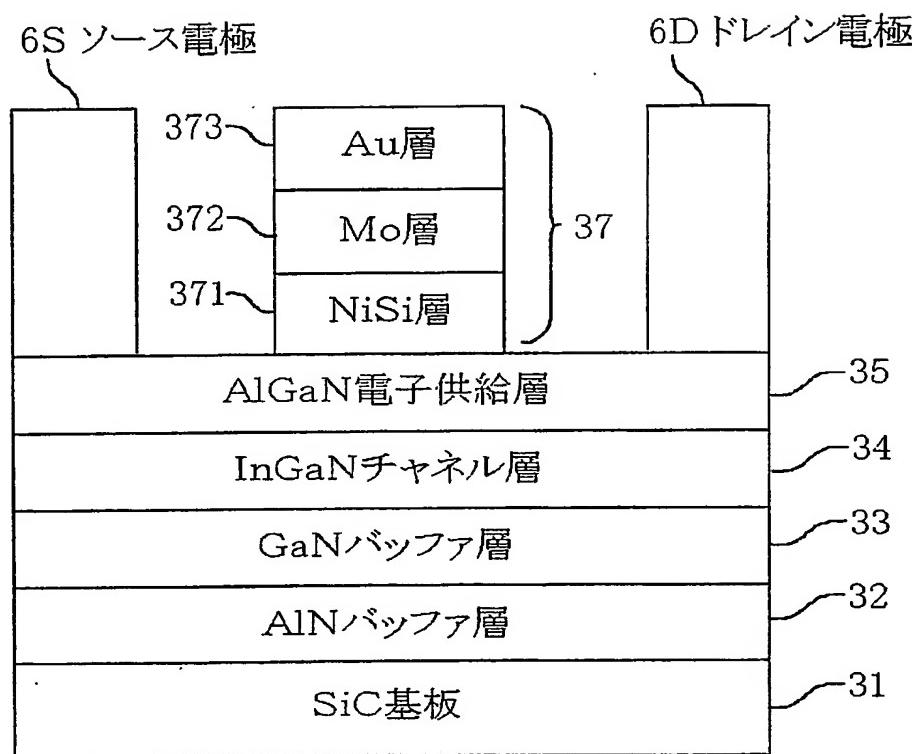


図 8



9/15

図 9



10/15

図 10

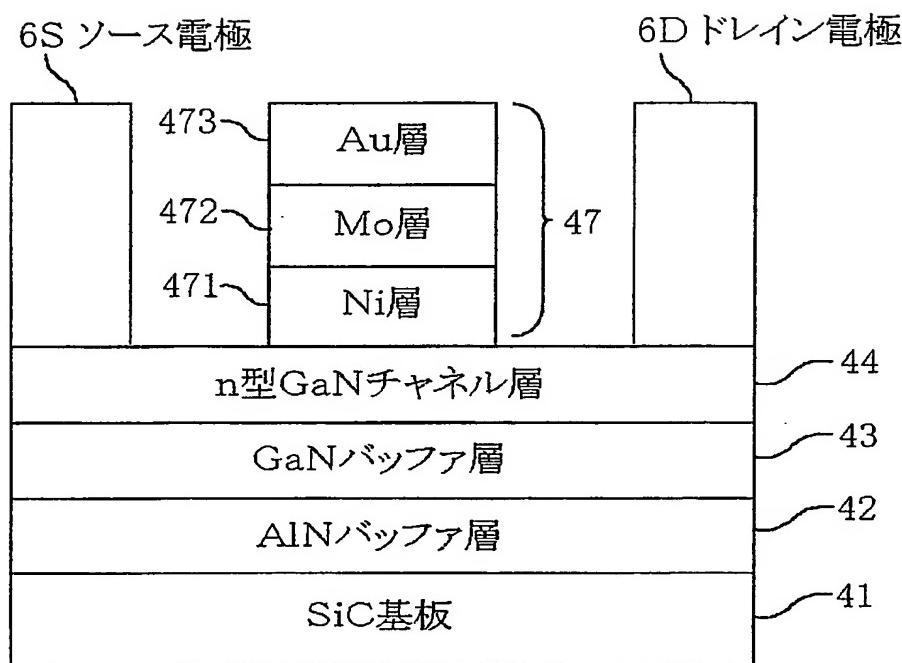
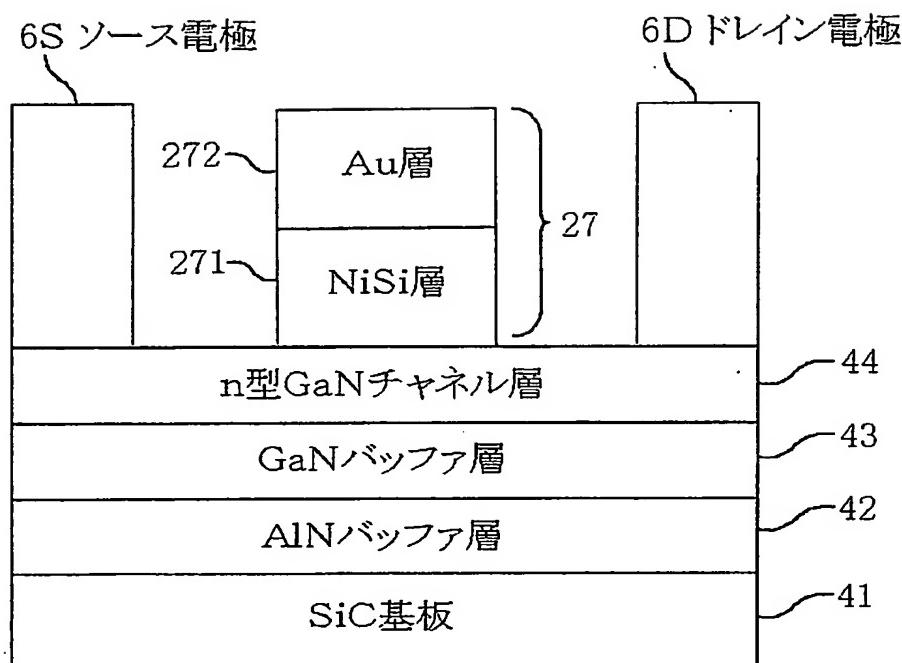


図 1 1



12/15

図 12

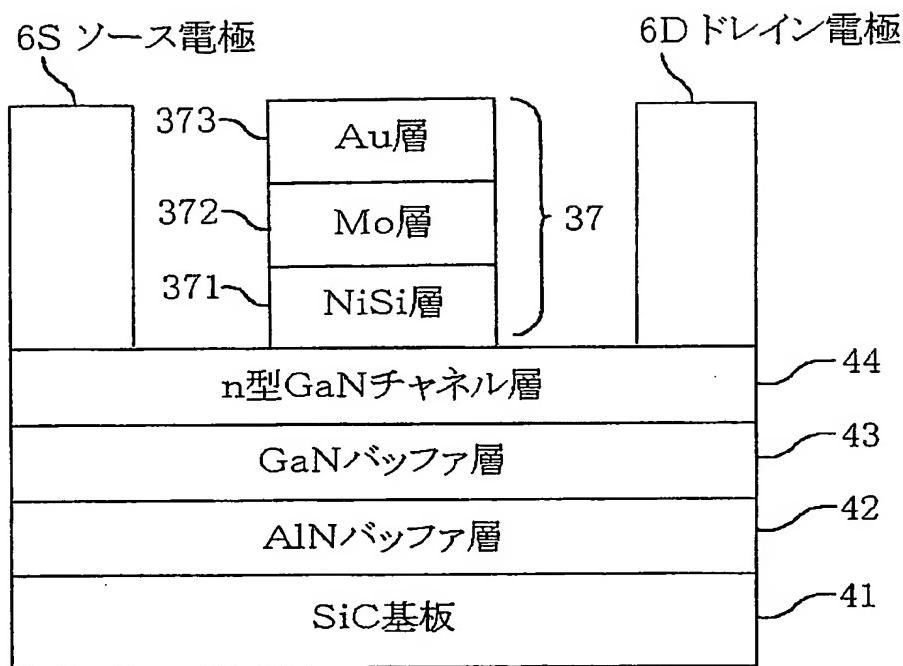


図 1 3

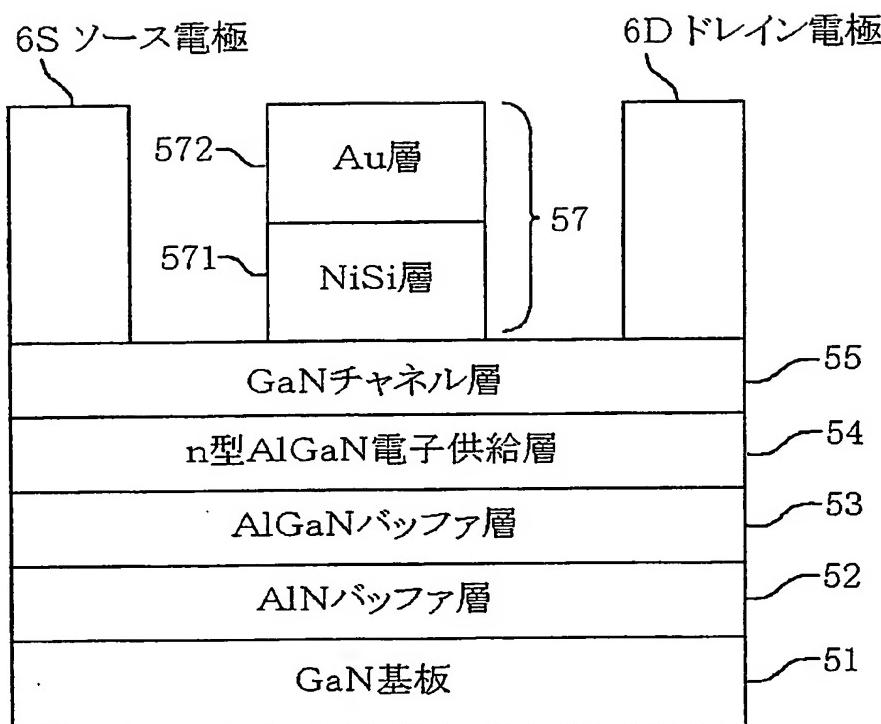


図 1 4

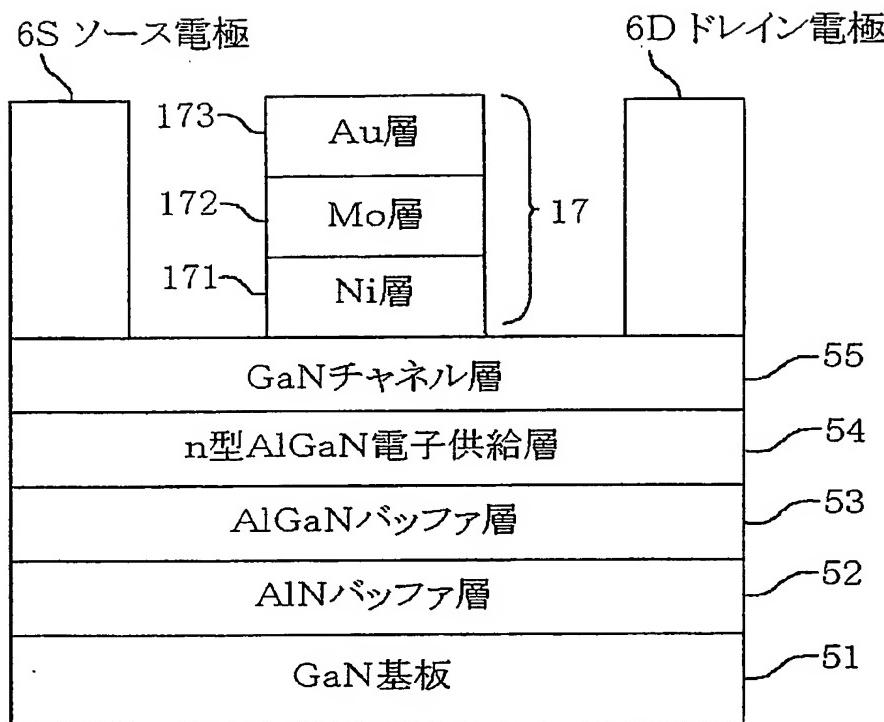


図 15

